

## Bibliographic Fields

## Document Identity

(19)【発行国】

日本国特許庁(JP)

(12)【公報種別】

公開特許公報(A)

(11)【公開番号】

特開2003-86621(P2003-86621A)

(43)【公開日】

平成15年3月20日(2003. 3. 20)

## Public Availability

(43)【公開日】

平成15年3月20日(2003. 3. 20)

## Technical

(54)【発明の名称】

半導体装置およびその製造方法

(51)【国際特許分類第7版】

H01L 21/60 301

【FI】

H01L 21/60 301 A

301 D

【請求項の数】

3

【出願形態】

OL

【全頁数】

6

【テーマコード(参考)】

5F044

【Fターム(参考)】

5F044 AA02 CC05 CC07

## Filing

【審査請求】

未請求

(19) [Publication Office]

Japan Patent Office (JP)

(12) [Kind of Document]

Unexamined Patent Publication (A)

(11) [Publication Number of Unexamined Application]

Japan Unexamined Patent Publication 2003- 86621 (P2003-86621A)

(43) [Publication Date of Unexamined Application]

Heisei 15\*March 20\* (2003.3.20)

(43) [Publication Date of Unexamined Application]

Heisei 15\*March 20\* (2003.3.20)

(54) [Title of Invention]

SEMICONDUCTOR DEVICE AND ITS  
MANUFACTURING METHOD

(51) [International Patent Classification, 7th Edition]

H01L21/60301

[FI]

H01L21/60301A

301D

[Number of Claims]

3

[Form of Application]

OL

[Number of Pages in Document]

6

[Theme Code (For Reference)]

5F044

[F Term (For Reference)]

5F044AA02CC05CC07

[Request for Examination]

Unrequested

(21)【出願番号】

特願2001-273738(P2001-273738)

(22)【出願日】

平成13年9月10日(2001. 9. 10)

**Parties****Applicants**

(71)【出願人】

【識別番号】

000116024

【氏名又は名称】

ローム株式会社

【住所又は居所】

京都府京都市右京区西院溝崎町21番地

(21) [Application Number]

Japan Patent Application 2001- 273738 (P2001- 273738)

(22) [Application Date]

Heisei 13\*September 10\* (2001.9.10)

(71) [Applicant]

[Identification Number]

000116024

[Name]

**ROHM CO. LTD. (DB 69-063-3433)**

[Address]

Kyoto Prefecture Kyoto City Ukyo-ku Saiinmizosakicho  
21address**Inventors**

(72)【発明者】

【氏名】

牟田口 良彦

【住所又は居所】

京都市右京区西院溝崎町21番地 ローム株式  
会社内

(72) [Inventor]

[Name]

\*Taguchi Yoshihiko

[Address]

Kyoto City Ukyo-ku Saiinmizosakicho 21address Rohm Co.  
Ltd. (DB 69-063-3433) \***Agents**

(74)【代理人】

【識別番号】

100087701

【弁理士】

【氏名又は名称】

稲岡 耕作 (外2名)

(74) [Attorney(s) Representing All Applicants]

[Identification Number]

100087701

[Patent Attorney]

[Name]

Inaoka \*\* (2 others )

**Abstract**

(57)【要約】

【課題】

基板と半導体装置との接続安定性に優れた半  
導体装置およびその製造方法を提供する。

【解決手段】

基板1と半導体チップ2上の電極パッド3とを接  
続する際に、金属細線8の先端部5を、基板1

(57) [Abstract ]

[Problems to be Solved by the Invention ]

semiconductor device and its manufacturing method which  
are superior in connected stability of substrate and  
semiconductor device are offered.

[Means to Solve the Problems ]

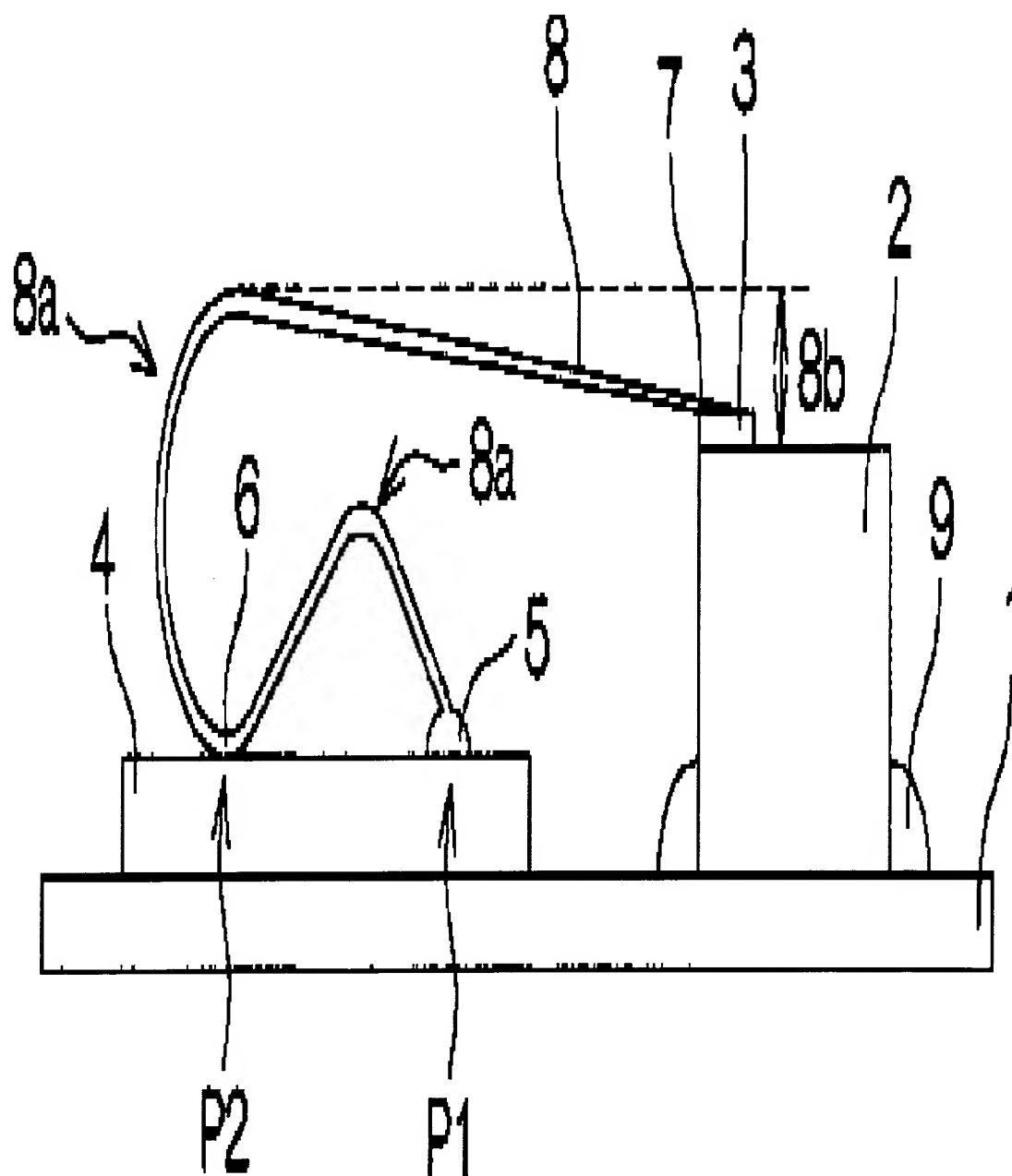
When connecting electrode pad 3 on substrate 1 and  
semiconductor chip 2, tip portion 5 of the metal fine line 8,

**JP2003086621A**

**2003-3-20**

上に形成された配線部 4 の第 1 の位置 P1 にボールボンディング接続し、金属細線 8 の途中部 6 と基板 1 とを、前記第 1 の位置 P1 とは異なる第 2 の位置 P2 にステッチボンディング接続し、さらに金属細線 8 の終端部 7 と半導体チップ 2 表面の電極パッド 3 とをステッチボンディング接続する。

ball bonding is connected to first position P1 of metallization part 4 which was formed on substrate 1, midway part 6 and substrate 1 of metal fine line 8, the aforementioned first position P1 stitch bonding are connected to different second position P2, furthermore terminal part 7 of metal fine line 8 and electrode pad 3 of semiconductor chip 2 surface are connected the stitch bonding .

**Claims**

【特許請求の範囲】

[Claim (s)]

【請求項 1】

[Claim 1]

基板と、表面に電極パッドを備えた半導体チップと、上記基板上の第 1 の位置にボールボンディングされた先端部、上記基板上の上記第 1 の位置とは異なる第 2 の位置にステッチボンディングされた途中部、および上記半導体チップの電極パッド上にステッチボンディングされた終端部を有する金属細線とを含むことを特徴とする半導体装置。

【請求項 2】

基板上の第 1 の位置に金属細線の先端部を接続する第 1 工程と、

この第 1 工程の後に、上記基板上の上記第 1 の位置とは異なる第 2 の位置に上記金属細線の途中部を接続する第 2 工程と、

この第 2 工程の後に、半導体チップ表面の電極パッド上に上記金属細線の終端部を接続する第 3 工程とを含むことを特徴とする半導体装置の製造方法。

【請求項 3】

上記第 1 工程は、上記金属細線の先端部に球状部を形成し、この球状部を上記基板上の第 1 の位置に圧接するボールボンディングを含み、

上記第 2 工程は、上記金属細線の途中部を上記基板上の第 2 の位置に圧接するステッチボンディングを含み、

上記第 3 工程は、上記金属細線の終端部を上記半導体チップ表面の電極パッド上に圧接するステッチボンディングを含むことを特徴とする請求項 2 記載の半導体装置の製造方法。

Specification

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

この発明は、基板と半導体チップとが金属細線により接続された半導体装置およびその製造方法に関する。

【0002】

【従来の技術】

semiconductor chip and above-mentioned first position on provides electrode pad for the substrate and surface tip portion, above-mentioned substrate which the ball bonding makes first position on above-mentioned substrate semiconductor device, which designates that metal fine line which possesses terminal part which stitch bonding makes on electrode pad of midway part, and above-mentioned semiconductor chip which stitch bonding make different second position is included as feature

[Claim 2]

first step, which connects tip portion of metal fine line to first position on the substrate

After this first step, above-mentioned first position on above-mentioned substrate second step, which connects midway part of above-mentioned metal fine line to different second position

After this second step, manufacturing method of semiconductor device which designates that the third step which connects terminal part of above-mentioned metal fine line on the electrode pad of semiconductor chip surface is included as feature

[Claim 3]

Including ball bonding where above-mentioned first step forms spherically shaped part in tip portion of above-mentioned metal fine line, presses this spherically shaped part in first position on above-mentioned substrate,

As for above-mentioned second step, including stitch bonding which presses midway part of above-mentioned metal fine line in second position on the above-mentioned substrate,

As for above-mentioned third step, manufacturing method of semiconductor device which is stated in Claim 2 which designates that stitch bonding which presses the terminal part of above-mentioned metal fine line on electrode pad of above-mentioned semiconductor chip surface is included as feature

[Description of the Invention]

[0001]

[Technological Field of Invention]

this invention substrate and semiconductor chip regards semiconductor device and its manufacturing method which are connected by metal fine line.

[0002]

[Prior Art]

半導体チップと金属配線部等を有する基板とを電気的に接続する方法の一つに、ワイヤボンディング法がある。

ワイヤボンディング法においては、基板と半導体チップを金属細線で接続することによって、それらの間の電気接続が達成される。

ワイヤボンディング装置には、金属細線を送出および圧接するためのキャピラリが備えられている。

このキャピラリは、水平に載置された基板に対して近接するように下降したり、基板から離反するように上昇したり、基板と水平に移動したりして、基板と半導体チップとの間を金属細線で接続する。

【0003】

図 4 は、一般的なワイヤボンディング法を用いて、半導体チップと基板とを接続した半導体装置の図解的な側面図である。

半導体チップ 12 は、基板 11 上に接着剤 19 によって固定されている。

一般的なワイヤボンディングは、金属細線 18 の一端 15 を半導体チップ 12 側に接続する第 1 接続と、金属細線 18 の他端 17 を基板 11 側に接続する第 2 接続とを含む。

【0004】

半導体チップ 12 側に金属細線 18 を圧接する前に、金属細線 18 の先端部 15 は、キャピラリ先端による圧接の都合上、球状に加工される。

金属細線 18 の他端 17 は、金属細線 18 を切断する前にキャピラリで配線部 14 に圧接できるので、球状加工は不要である。

接続後、金属細線 18 は、弧状のワイヤループ 18a を形成する。

半導体チップ 12 の電極パッド 13 と金属細線 18 の先端部 15 との接続面からワイヤループ 18a の頂点までの高さは、ループ高さ 18b と呼ばれる。

【0005】

通常のワイヤボンディングでは、ループ高さ 18b が高くなってしまい、金属細線 18 が基板 11 に水平な方向に湾曲し易くなる。

そのため、近接したワイヤ同士が接近する、カールと呼ばれる現象が生じ、半導体チップ 12 と

In one of method which connects group sheet which possesses the semiconductor chip and metal wiring section etc to electrical , there is a wire bonding method .

Regarding wire bonding method , by fact that substrate and semiconductor chip areconnected with metal fine line , electrical connection at those time is achieved.

capillary in order forwarding and to press metal fine line has for the wire bonding device .

this capillary falling, rising, in order proximity to do vis-a-vis the substrate which is mounted in horizontal in order to be estranged from the substrate , moving to substrate and horizontal , you connect between the substrate and semiconductor chip with metal fine line .

【0003】

Figure 4 is diagram side view of semiconductor device which connects semiconductor chip and substrate making use of general wire bonding method .

semiconductor chip 12 is locked on substrate 11 with adhesive 19.

general wire bonding includes first connection which connects one end 15 of metal fine line 18 on semiconductor chip 12 side and second connection which connects the other end 17 of metal fine line on substrate 11 side.

【0004】

Before pressing metal fine line 18 on semiconductor chip 12 side, tip portion 15 of metal fine line 18, with capillary end in regard to circumstances of pressure, is processed in the spherical shape .

Because before cutting off metal fine line 18, with capillary pressure it candesignate other end 17 of metal fine line 18, as metallization part 14, spherical shape processing isunnecessary.

post-connection , metal fine line 18 forms wire loop 18a of arcuate .

height to peak of wire loop 18a is called loop height 18b from electrode pad 13 of semiconductor chip 12 and connecting surface of tip portion 15 of metal fine line 18.

【0005】

With conventional wire bonding , loop height 18b becomes high, metal fine line 18 in substrate 11 islikely to curve in horizontal direction.

Because of that, phenomenon which wire which proximity is doneapproaches, is called curl occurs, there are times when

基板 11 との間の電気接続が不安定になる場合がある。

そこで、ループ高さ 18a を低く抑えて、カールを防止するために、逆ワイヤボンディング法が開発されている。

【0006】

図 5 は、逆ワイヤボンディング法により、半導体チップと基板とを電氣的に接続した半導体装置の図解的な側面図である。

逆ワイヤボンディング法は、金属細線 18 の先端部 15 を基板 11 側と接続する第 1 接続と、金属細線 18 の他端 17 を半導体チップ 12 側に接続する第 2 接続とを含む。

金属細線 18 の先端部 15 は、球状に加工されるが、金属細線 18 の他端 17 は、特に加工を施されない。

【0007】

この逆ワイヤボンディング法では、半導体チップ 12 の上面から金属細線 18 が垂直に立ち上がらないので、通常のワイヤボンディング法と比較して、ループ高さ 18b を低く抑えることができる。

したがって、カールを防止できる。

【0008】

【発明が解決しようとする課題】

ところが、逆ワイヤボンディング法では、第 1 接続は、金属細線 18 の先端部 15 を球状にしてから基板 11 と接続するボールボンディングとなる。

このボールボンディングは、金属細線 18 に球状加工をしないで接続を行うステッチボンディングに比較して、密着力が低い。

一方、基板 11 は、製造プロセスなどの熱履歴による影響を受けやすいので、ボールボンディング部である先端部 15 は、基板 11 の配線部 14 から剥がれやすいという問題がある。

【0009】

図 6 は、ボンディング面積の違いによるボンディングパワーの伝わり方の違いを概念的に表した断面図である。

図 6(a)は、キャピラリ先端部 10 から送出される金属細線 18 を、基板 11 上に形成された配線部 14 にステッチボンディングする様子を示し、図 6(b)は、キャピラリ先端部 10 から送出される金属細線 18 を、基板 11 上に形成された配線部 14 にボールボンディングする様子を示す。

electrical connection between semiconductor chip 12 and substrate 11 becomes unstable .

Then, holding down loop height 18a low, in order to prevent curl , the opposite wire bonding method is developed.

【0006】

Figure 5 is diagram side view of semiconductor device which connects semiconductor chip and substrate to electrical with opposite wire bonding method .

Opposite wire bonding method includes first connection which connects the tip portion 15 of metal fine line 18 with substrate 11 side and second connection which connects other end 17 of metal fine line 18 on semiconductor chip 12 side.

tip portion 15 of metal fine line 18 is processed in spherical shape , but other end 17 of the metal fine line 18 is not administered especially processing.

【0007】

Because with this opposite wire bonding method , metal fine line 18 does not stand up vertically from top of semiconductor chip 12, by comparison with conventional wire bonding method , it can hold down loop height 18b low.

Therefore, curl can be prevented.

【0008】

[Problems to be Solved by the Invention ]

However, after with opposite wire bonding method , as for first connection, with tip portion 15 of metal fine line 18 as spherical shape it becomes ball bonding which is connected with substrate 11.

As for this ball bonding , without processing spherical shape in metal fine line 18, by comparison with stitch bonding which connects, adhesive force is low.

On one hand, because substrate 11 is easy to receive influence with the production process or other thermal history , tip portion 15 which is a ball bonding section, is a problem that peeling is easy from metallization part 14 of substrate 11.

【0009】

Figure 6 is sectional view which in difference of bonding surface area displays difference of method of being transmitted bonding power in conceptual .

Figure 6 (a ) metal fine line 18 which is forwarded from capillary tip portion 10, shows the circumstances which stitch bonding are made metallization part 14 which was formed on substrate 11, Figure 6 (b ) metal fine line 18 which is forwarded from capillary tip portion 10, shows circumstances which ball bonding are made metallization part 14 which

にボールボンディングする様子を示す。

【0010】

ボンディング面積とは、金属細線 18 と配線部 14 との接触部の面積である。

キャピラリからの圧接圧力(ボンディングパワー)は、このボンディング面積の全域に分散する。

そのため、ボンディング面積が小さい方が単位面積当たりのボンディングパワーが大きくなり、強い密着力が得られる。

図 6(a), (b)の比較から明らかなように、ボールボンディングの場合のボンディング面積 90 は、ステッチボンディングの場合のボンディング面積 80 よりもはるかに大きい。

したがって、ボールボンディングの場合、ボンディングパワーが大面積に分散し、ボンディング強度が弱くなる。

そのため、基板 11 側にボールボンディングを施す逆ワイヤボンディング法の場合、金属細線 18 が基板 11 上の配線部 14 から剥がれやすくなるのである。

【0011】

そこで、本発明の目的は、前述の技術的課題を解決し、基板と半導体装置との接続安定性に優れた半導体装置およびその製造方法を提供することである。

【0012】

【課題を解決するための手段および発明の効果】

上記の目的を達成するための請求項 1 記載の発明は、基板(1)と、表面に電極パッド(3)を備えた半導体チップ(2)と、上記基板(1)上の第 1 の位置にボールボンディングされた先端部(5)、上記基板(1)上の上記第 1 の位置とは異なる第 2 の位置にステッチボンディングされた途中部(6)、および上記半導体チップ(2)の電極パッド(3)上にステッチボンディングされた終端部(7)を有する金属細線(8)とを含むことを特徴とする半導体装置である。

なお、括弧内の数字は後述の実施形態における対応構成要素等を表す。

以下この項において同じ。

【0013】

was formed on substrate 11.

【0010】

bonding surface area is surface area of contact portion of metal fine line 18 and metallization part 14.

It disperses pressure contact force (bonding power) from capillary, to entire area of this bonding surface area.

Because of that, one where bonding surface area is small bonding power of the per unit surface area becomes large, strong adhesive force is acquired.

As Figure 6 (a), been clear from comparison of (b), bonding surface area 90 in case of ball bonding is much large in comparison with bonding surface area 80 in case of stitch bonding.

Therefore, in case of ball bonding, bonding power disperses to large surface area, the bonding intensity becomes weak.

Because of that, in case of opposite wire bonding method which administers the ball bonding on substrate 11 side, metal fine line 18 becomes peeling easy from metallization part 14 on substrate 11.

【0011】

Then, it is to offer semiconductor device and its manufacturing method where objective of the this invention solves aforementioned technical problem, is superior in connected stability of substrate and semiconductor device.

【0012】

【Means for Solving the Problems and Effect of Invention】

As for invention which is stated in Claim 1 in order to achieve above-mentioned objective, substrate (1) with, semiconductor chip which provides electrode pad (3) for surface (2) with, tip portion which ball bonding makes first position on above-mentioned substrate (1) (5), above-mentioned first position on above-mentioned substrate (1) midway part which stitch bonding makes different second position (6), And it is a semiconductor device which designates that metal fine line (8) which possesses terminal part (7) which stitch bonding makes on electrode pad (3) of the above-mentioned semiconductor chip (2) is included as feature.

Furthermore, as for numeral inside parenthesis corresponding component etc in later mentioned embodiment is displayed.

In below this section same.

【0013】



上記の構成によれば、1本の金属細線の先端部と途中部と終端部との3点を使って、半導体チップと基板とが接続される。

3点の接続のうち、金属細線の先端部はボールボンディングで基板上の第1の位置に圧接され、金属細線の途中部は、基板上の第1の位置とは異なる第2の位置にステッチボンディングされている。

よって、位置および接続方式の異なる2点の接続が基板上で行われているので、接続安定性に優れており、金属細線と基板との電気接続が断たれるおそれはない。

【0014】

また、半導体チップ表面の電極パッド上には金属細線の終端部がステッチボンディングされているので、半導体チップと基板との間の安定な電気接続を実現することができる。

請求項2記載の発明は、基板(1)上の第1の位置に金属細線(8)の先端部(5)を接続する第1工程と、この第1工程の後に、上記基板(1)上の上記第1の位置とは異なる第2の位置に上記金属細線(8)の途中部(6)を接続する第2工程と、この第2工程の後に、半導体チップ(2)表面の電極パッド(3)上に上記金属細線(8)の終端部(7)を接続する第3工程とを含むことを特徴とする半導体装置の製造方法である。

【0015】

上記の構成によれば、金属細線を基板側に先に接続し(第1工程、第2工程)、その後に当該金属細線を半導体チップ側に接続(第3工程)するので、逆ワイヤボンディングによる低ループのワイヤボンディングが実現可能である。

したがって、カールの起こらない電気接続安定性に優れた半導体装置を提供することができる。

また、基板上の第1の位置に金属細線の先端部を接続し、その後に、基板上の第1の位置とは異なる第2の位置に金属細線の途中部を接続するため、基板側の接続安定性の向上が達成される。

【0016】

請求項3記載の発明は、上記第1工程は、上記金属細線(8)の先端部(5)に球状部を形成し、こ

According to above-mentioned configuration, using of tip portion of the metal fine line of 1 and 3 points of midway part and terminal part, semiconductor chip and the substrate are connected.

Among connections of 3 points, tip portion of metal fine line with ball bonding is pressed in first position on substrate, midway part of metal fine line first position on substrate stitch bonding is made different second position.

Depending, because connection of different 2 points of position and connection system is done on substrate, we are superior in connected stability, there is not a possibility electrical connection of metal fine line and substrate being cut off.

【0014】

In addition, because terminal part of metal fine line stitch bonding is done to on electrode pad of semiconductor chip surface, stable electrical connection between semiconductor chip and substrate can be actualized.

As for invention which is stated in Claim 2, after first step, this first step which connects tip portion (5) of metal fine line (8) to first position on substrate (1), above-mentioned first position on above-mentioned substrate (1) after second step, this second step which connects midway part (6) of above-mentioned metal fine line (8) to different second position, It is a manufacturing method of semiconductor device which designates that third step which connects terminal part (7) of above-mentioned metal fine line (8) on electrode pad (3) of semiconductor chip (2) surface is included as feature.

【0015】

According to above-mentioned configuration, to connect metal fine line to the substrate side first, (first step, second step), because after that this said metal fine line you connect (third step) on semiconductor chip side, wire bonding of low loop is realizable with opposite wire bonding.

Therefore, semiconductor device which is superior in electrical connection stability where curl does not happen can be offered.

In addition, tip portion of metal fine line is connected to first position on the substrate, in order after that, first position on substrate to connect the midway part of metal fine line to different second position, improvement of connected stability of substrate side is achieved.

【0016】

Including ball bonding which as for invention which is stated in the Claim 3, as for above-mentioned first step, forms

の球状部を上記基板(1)上の第 1 の位置に圧接するボールボンディングを含み、上記第 2 工程は、上記金属細線(8)の途中部(6)を上記基板(1)上の第 2 の位置に圧接するステッチボンディングを含み、上記第 3 工程は、上記金属細線(8)の終端部(7)を上記半導体チップ(2)表面の電極パッド(3)上に圧接するステッチボンディングを含むことを特徴とする請求項 2 記載の半導体装置の製造方法である。

【0017】

上記の構成により、第 1 工程において、基板側にボールボンディングによる金属細線先端部の圧接を施し、第 2 工程において、基板側にステッチボンディングによる金属細線途中部の圧接を行うことにより、基板側での接続安定性が向上する。

また、半導体チップ上の電極パッドに、ステッチボンディングによって金属細線終端部の圧接を施すため、低ループの接続がなされて、電気接続安定性の向上が達成される。

【0018】

上記第 2 の位置は、上記第 1 の位置よりも半導体チップから遠い位置であることが好ましい。

これにより、金属細線の途中部と終端部との間のワイヤループ形状を安定化できる。

【0019】

【発明の実施の形態】

以下では、この発明の実施の形態を、添付図面を参照して詳細に説明する。

図 1 は、この発明の一実施形態に係る半導体装置の図解的な側面図である。

基板 1 上に半導体チップ 2 が接着剤 9 により固定されている。

基板 1 上の別の領域には、金属で配線部 4 が形成されており、基板 1 の配線部 4 と半導体チップ 2 表面の電極パッド 3 とは、金属細線 8 を介して電気接続されている。

【0020】

金属細線 8 の先端部 5 は、その先端部 5 を球状に加工した後、基板 1 上の第 1 の位置 P1 に圧接されて形成されたボールボンディング部であ

spherically shaped part in tip portion (5) of above-mentioned metal fine line (8), presses this spherically shaped part in first position on above-mentioned substrate (1), as for above-mentioned second step, including stitch bonding which presses midway part (6) of above-mentioned metal fine line (8) in second position on above-mentioned substrate (1), Above-mentioned third step is manufacturing method of semiconductor device which is stated in Claim 2 which designates that stitch bonding which presses terminal part (7) of above-mentioned metal fine line (8) on electrode pad (3) of above-mentioned semiconductor chip (2) surface is included as feature.

【0017】

With above-mentioned configuration, in first step, pressure of metal fine line tip portion is administered to substrate side with ball bonding, connected stability with the substrate side improves by in substrate side doing pressure of metal fine line midway part with stitch bonding in second step.

In addition, in order in electrode pad on semiconductor chip, to administer the pressure of metal fine line terminal part with stitch bonding, being able to do connection of low loop, improvement of electrical connection stability is achieved.

【0018】

As for above-mentioned second position, it is desirable to be a position which is distant from semiconductor chip in comparison with above-mentioned first position.

Because of this, midway part of metal fine line and wire loop shape between the terminal part it can be stabilized.

【0019】

[Embodiment of the Invention]

At below, this Embodiment of Invention, referring to attached figure, you explain in detail.

Figure 1 is diagram side view of semiconductor device which relates to one embodiment of this invention.

semiconductor chip 2 it is locked on substrate 1 by adhesive 9.

metallization part 4 is formed by another region on substrate 1, with metal, the metallization part 4 of substrate 1 and electrode pad 3 of semiconductor chip 2 surface, through metal fine line 8, the electrical connection is done.

【0020】

tip portion 5 of metal fine line 8 after processing tip 5 in spherical shape, being pressed in first position P1 on substrate 1, is ball bonding section which was formed.

る。

そして、金属細線 8 の途中部 6 は、基板 1 上の第 1 の位置 P1 とは異なる第 2 の位置 P2 にステッチボンディングされている。

上記第 1 の位置 P1 および第 2 の位置 P2 は、いずれも配線部 4 上であることが好ましい。

ワイヤループ 8a(とくに途中部 6 と電極パッド 3 との間)の形状安定化のためには、上記第 2 の位置 P2 は、第 1 の位置 P1 よりも、半導体チップ 2 から遠い位置であるほうがよい。

金属細線 8 の終端部 7 は、半導体チップ 2 表面の電極パッド 3 上にステッチボンディングされている。

【0021】

金属細線 8 の先端部 5 と途中部 6 との間、および途中部 6 と終端部 7 との間には、それぞれ金属細線 8 で形成されたワイヤループ 8a が存在する。

逆ワイヤボンディング法を基本にした接続であるので、金属細線 8 の途中部 6 と終端部 7 との間のループ高さ 8b は、通常のワイヤボンディングに比較して、低くなっている。

上記基板 1 には、無機材料から高分子材料まで幅広い材料が使用可能である。

基板 1 は、プリント配線板であってもよい。

上記金属細線 8 は、電気伝導性の良い金属を使用することが好ましい。

詳細には、Au 細線を使用することが好ましい。

金属細線としては、一般的には Al や Cu や Au などが使用されるが、これらの中でも Au は特に電気伝導性に優れ、雰囲気中の水分等で腐食されない金属であるため、金属細線材料としての安定性及び信頼性が最も高い。

【0022】

この実施形態に係る半導体装置では、基板 1 上の配線部 4 と金属細線 8 との接続を 2 箇所を実施することにより、基板 1 側でのボンディング強度が向上する。

基板 1 に圧接されたボールボンディング部は、通常、製造工程での熱影響を受けて、剥がれやすいが、密着力の強いステッチボンディングを配線部 4 に追加で実施することにより、電気接続の安定性が確保されている。

And, midway part 6 of metal fine line 8 first position P1 on substrate 1 stitch bonding is made different second position P2.

As for above-mentioned first position P1 and second position P2, it is desirable in each case to be on metallization part 4.

For shape stabilization of wire loop 8a (Especially midway part 6 and between of electrode pad 3), as for above-mentioned second position P2, one which is a position which is distant from semiconductor chip 2 in comparison with first position P1, is better.

terminal part 7 of metal fine line 8 stitch bonding is made on electrode pad 3 of semiconductor chip 2 surface.

【0021】

tip portion 5 of metal fine line 8 and between midway part 6, and, wire loop 8a which was formed respectively with metal fine line 8 exists between midway part 6 and the terminal part 7.

Because it is a connection which is made on basis of opposite wire bonding method, midway part 6 of metal fine line 8 and loop height 8b between terminal part 7 by comparison with conventional wire bonding, have become low.

In above-mentioned substrate 1, broad material is usable from inorganic material to polymeric material.

substrate 1 is good even with printed circuit board.

As for above-mentioned metal fine line 8, it is desirable to use metal where electrical conductivity is good.

In detail, it is desirable to use Au fine line.

As metal fine line, generally Al and Cu and Au etc are used, but because it is a metal where even among these Au is superior in especially electrical conductivity, does not corrode with water etc in atmosphere, stability and reliability as metal fine wire material are highest.

【0022】

With semiconductor device which relates to this embodiment, bonding intensity on substrate 1 side improves by executing connection with metallization part 4 and metal fine line 8 on substrate 1 with 2 site.

ball bonding section which is pressed in substrate 1, usually, receiving thermal effect with production step, peeling is easy, but stability of the electrical connection is guaranteed stitch bonding where adhesive force is strong by in the metallization part 4 executing with addition.

金属細線 8 の終端部 7 は、半導体チップ 2 表面の電極パッド 3 上にステッチボンディングにより圧接されている。

よって、半導体チップ 2 側の接続信頼性は十分である。

【0023】

図 2(a)~(d)および図 3(e)~(g)は、上記半導体装置の製造工程を工程順に示す模式的な側面図である。

金属細線 8 を使って、基板 1 と半導体チップ 2 とを電気接続するために、ワイヤボンディング装置が用いられる。

この装置には、金属細線 8 を送出および圧接するためのキャピラリ 20 が備えられている。

このキャピラリ 20 は、基板 1 と半導体チップ 2 との間を金属細線 8 で接続するために、基板 1 に平行な方向である水平方向と基板 1 に接離する方向である垂直方向とに移動することが可能である。

【0024】

配線部 4 が形成され、かつ、半導体チップ 2 が接着剤 9 等により固定された状態の基板 1 は、ワイヤボンディング装置内に水平に置かれる。

基板 1 から上方に離れた位置でキャピラリ 20 が待機しており、キャピラリ 20 を通って、キャピラリ先端部へと金属細線 8 が送出可能である。

まず、キャピラリ 20 先端部から金属細線 8 が若干量突出させられ、その先端部 5 が、電気トーチ等を用いて球状に加工される。

この球状先端部 5 を保持したキャピラリ 20 が、上方から基板 1 に接近する方向 20a へ移動する(図 2(a))。

【0025】

キャピラリ 20 が基板 1 にさらに接近すると、キャピラリ 20 の先端部から突出している金属細線 8 の先端部 5 と配線部 4 とが接触する。

このとき、キャピラリ 20 から荷重(さらに必要に応じて熱および/または超音波振動)が加えられ、球状先端部 5 は、配線部 4 に圧接されて、配線部 4 の第 1 の位置 P1 に接合される。

この接続は、金属細線 8 の先端部 5 を球状に加

terminal part 7 of metal fine line 8 is pressed on electrode pad 3 of semiconductor chip 2 surface by the stitch bonding .

Depending, connection reliability of semiconductor chip 2 side is fully .

[0023]

Figure 2 (a ) - ( d ) and Figure 3 ( e ) - ( g ) is schematic side view which shows production step of above-mentioned semiconductor device in process sequence .

Using metal fine line 8, in order electrical connection to do substrate 1 and semiconductor chip 2, it can use wire bonding device .

capillary 20 in order forwarding and to press metal fine line 8 has for the this device .

As for this capillary 20, in order to connect between substrate 1 and semiconductor chip 2 with metal fine line 8, it is possible to move with to horizontal direction which is a parallel direction in substrate 1 and perpendicular direction which is a direction which it contacts separates into substrate 1.

[0024]

metallization part 4 is formed, at same time, semiconductor chip 2 substrate 1 of the state which is locked by adhesive 9 etc is placed in horizontal inside wire bonding device .

capillary 20 waits with position which leaves from substrate 1 to the upward direction , it passes by capillary 20, metal fine line 8 is forwarding possible to the capillary tip .

First, metal fine line 8 quantitative protruding is done somewhat from the capillary 20 tip portion , tip portion 5, is processed in spherical shape making use of electricity torch etc.

capillary 20 which keeps this spherical shape tip portion 5, moves to direction 20 a which from upward direction is approached to substrate 1 (Figure 2 (a ) ).

[0025]

When capillary 20 furthermore approaches to substrate 1, tip portion 5 and the metallization part 4 of metal fine line 8 which protruding has been done contact from the tip portion of capillary 20.

At time of this , it can add load (Furthermore according to need thermal and/or ultrasonic vibration ) from capillary 20, the spherical shape tip portion 5, being pressed in metallization part 4, is connected to first position P1 of the metallization part 4.

this connection, processing tip portion 5 of metal fine line 8 in

工して接続したボールボンディングである(図 2 (b))。

【0026】

第 1 の位置 P1 への接合が終了した後、キャピラリー 20 は基板 1 から垂直上方に離反する方向 20 b へ移動する。

それに伴って金属細線 8 が送出される(図 2 (c))。

所定長の金属細線 8 が送出されると、キャピラリー 20 は上方向 20b への動きを止める。

次に、キャピラリー 20 は基板 1 に対して第 1 の位置 P1 とは別の第 2 の位置 P2 に接続を行うために、水平方向 20c(この実施形態では、半導体チップ 2 から遠ざかる方向)に移動をはじめる。

【0027】

キャピラリー 20 の移動に伴って、再び金属細線 8 が送出される。

所定長の金属細線 8 を送出し、水平方向 20c に所定距離移動した後、キャピラリー 20 は、水平方向 20c への移動と金属細線 8 の送出を止め、次に基板 1 に向かって垂直に接近する方向 20a に移動方向を変える。

このとき、キャピラリー 20 の動きに合わせて金属細線 8 が送出される。

キャピラリー 20 は、基板 1 に接近する鉛直下方 20a への移動を続け、基板 1 と金属細線 8 が接触するまで基板 1 に向かって下降する。

金属細線 8 と基板 1 とが接触したところで、キャピラリー 20 は、金属細線 8 の途中部 6 を配線部 4 に圧接し、第 2 の位置 P2 で接合する。

【0028】

第 2 の位置 P2 は、第 1 の位置 P1 よりも半導体チップ 2 から遠い配線部 4 上であることが好ましい。

第 2 の位置 P2 への接続が終了した時点で、第 1 の位置 P1 と第 2 の位置 P2 との間に 1 つのワイヤループ 8a が形成されている。

金属細線 8 の途中部 6 を使った第 2 の位置 P2 への接続は、ステッチボンディングであり、これにより、接続安定性が向上する(図 2(d))。

第 2 の位置 P2 への接続後、再びキャピラリー 20 が基板 1 に対して垂直上方に離反する方向 20b に、金属細線 8 を送出しながら移動する。

spherical shape, is ball bonding which you connect, (Figure 2 (b)).

【0026】

After connecting to first position P1 ends, it moves capillary 20 to the direction 20 b which is estranged from substrate 1 in perpendicularly upward direction.

Figure 2 (c). metal fine line 8 is forwarded attendant upon that

When metal fine line 8 of specified length is forwarded, capillary 20 stops movement to upward direction 20b.

Next, capillary 20 from first position P1 in order to connect in another second position P2, begins movement in horizontal direction 20c (With this embodiment, direction which goes away from semiconductor chip 2) vis-a-vis substrate 1.

【0027】

Attendant upon movement of capillary 20, again metal fine line 8 is forwarded.

metal fine line 8 of specified length is forwarded, after specified distance moving to the horizontal direction 20c, capillary 20 stops moving to horizontal direction 20c, and forwarding metal fine line 8 next changes movement direction into direction 20 a which is approached vertically facing toward substrate 1.

At time of this, adjusting to movement of capillary 20, the metal fine line 8 is forwarded.

Until capillary 20 continues movement to perpendicular lower 20a which is approached to substrate 1, substrate 1 and metal fine line 8 contact, it falls facing toward substrate 1.

Being at point where metal fine line 8 and substrate 1 contacted, capillary 20, you press midway part 6 of metal fine line 8 in metallization part 4, connect with second position P2.

【0028】

As for second position P2, it is desirable to be on metallization part 4 which is distant from semiconductor chip 2 in comparison with first position P1.

With time point where connection to second position P2 ends, wire loop 8a of the one is formed between first position P1 and second position P2.

Figure 2 (d). As for connection to second position P2 which used midway part 6 of metal fine line 8, with stitch bonding, because of this, connected stability improves

While post-connection, to second position P2 forwarding metal fine line 8 to direction 20 b which again capillary 20 is estranged in perpendicularly upward direction vis-a-vis the substrate 1, it moves

キャピラリー 20 が所定距離移動し、所定長の金属細線 8 が送出されると、キャピラリー 20 は垂直上方 20b への動きを止める(図 3(e))。

【0029】

さらにその後、キャピラリー 20 は、半導体チップ 2 表面の電極パッド 3 と金属細線 8 とを接続するため、水平方向 20d(半導体チップ 2 に近づく方向)に移動をはじめる。

このキャピラリー 20 の移動に伴って、再び金属細線 8 が送出される。

所定長の金属細線 8 を送出し、水平方向 20d に所定距離移動した後、キャピラリー 20 は水平方向 20d への移動と金属細線 8 の送出とを止め、半導体チップ 2 に向かって垂直に接近する方向 20a に移動方向を変え、キャピラリー 20 の動きに合わせて金属細線 8 が再び送出される。

【0030】

キャピラリー 20 は、さらに半導体チップ 2 に接近する鉛直下方 20a への移動を続け、半導体チップ 2 の電極パッド 3 と金属細線 8 とが接触するまで半導体チップ 2 に向かって下降し、金属細線 8 と半導体チップ 2 の電極パッド 3 が接触したところで、金属細線 8 の終端部 7 を電極パッド 3 に圧接してステッチボンディングする。

したがって、第 2 の位置 P2 と電極パッド 3 との間にも 1 つのワイヤループ 8a が形成される。

また、逆ワイヤボンディングとなるので、低ループのボンディングが実現できる(図 3(f))。

【0031】

最後に、キャピラリー 20 から若干金属細線 8 を送出して、金属細線 8 を電極パッド 3 の近傍位置でクランプ等を用いて切断する。

その後、キャピラリー 20 は上方へ退避し、1 本のワイヤボンディング接続工程が完了する(図 3(g))。

以上、この発明の一実施形態について説明したが、この発明は、他の形態で実施することもできる。

たとえば、上述の実施形態では、基板 1 上に形成された配線部 4 と金属細線 8 との 2 箇所の接続部のうち、第 2 の位置 P2 が、第 1 の位置 P1 よりも半導体チップ 2 に遠い位置である場合を例に挙げて説明したが、第 2 の位置 P2 は、第 1

substrate 1, it moves.

Figure 3 (e). When capillary 20 moves specified distance, metal fine line 8 of specified length is forwarded, capillary 20 stops movement to perpendicularly upward direction 20b

【0029】

Furthermore after that, capillary 20, in order to connect electrode pad 3 of semiconductor chip 2 surface and metal fine line 8, begins movement in horizontal direction 20d (Direction which gets near to semiconductor chip 2).

Attendant upon movement of this capillary 20, again metal fine line 8 is forwarded.

metal fine line 8 of specified length is forwarded, after specified distance moving to the horizontal direction 20d, capillary 20 stops moving to horizontal direction 20d, and forwarding metal fine line 8 changes movement direction into direction 20a which is approached vertically facing toward semiconductor chip 2, adjusting to movement of the capillary 20, metal fine line 8 is again forwarded.

【0030】

Until capillary 20 furthermore continues movement to perpendicular lower 20a which is approached to semiconductor chip 2, electrode pad 3 and metal fine line 8 of semiconductor chip 2 contact, it falls facing toward semiconductor chip 2, being at point where electrode pad 3 of metal fine line 8 and semiconductor chip 2 contacted, pressing terminal part 7 of metal fine line 8 in electrode pad 3, stitch bonding it does.

Therefore, wire loop 8a of one is formed also between second position P2 and electrode pad 3.

Figure 3 (f). In addition, because it becomes opposite wire bonding, bonding of the low loop actualizes

【0031】

Lastly, forwarding metal fine line 8 somewhat from capillary 20, it cuts off the metal fine line 8 with vicinity position of electrode pad 3 making use of clamp etc.

Figure 3 (g). After that, it evacuates capillary 20 to upward direction, wire bonding connecting step of 1 completes

You explained above, concerning one embodiment of this invention, but this invention can also execute with other shape.

With for example above-mentioned embodiment, among connection portion of 2 site of metallization part 4 and metal fine line 8 which were formed on substrate 1, second position P2, listing case where it is a distant position in semiconductor chip 2 in comparison with first position P1 to example, you

の位置 P1 よりも半導体チップ 2 に近い位置であってもよいし、第 1 の位置 P1 および第 2 の位置 P2 は、半導体チップ 2 から等距離の位置にあってよい。

また、基板 1 と金属細線 8 との接合は、2箇所に限定するものではなく、接合点を 3箇所以上にしてもよい。

【0032】

また、上記の実施形態では、絶縁材料の基板 1 上に配線部 4 が形成された例について説明したが、基板としてリードフレーム等の金属基板を適用してもよい。

その他、特許請求の範囲に記載された事項の範囲で種々の設計変更を施すことが可能である。

【図面の簡単な説明】

【図 1】

本発明の一実施形態に係る半導体装置の図解的な側面図である。

【図 2】

図 1 の半導体装置の製造工程を工程順に示す模式的な側面図である。

【図 3】

図 2 に続く工程を工程順に示す模式的な側面図である。

【図 4】

従来のワイヤボンディング法による接続構造を示す図解的な側面図である

【図 5】

逆ワイヤボンディング法による接続構造を示す図解的な側面図である。

【図 6】

ボンディング面積の相違によるボンディングパワーの伝播の違いを概念的に表した断面図である。

【符号の説明】

1

基板

2

半導体チップ

explained, but second position P2 is good even with position which is close to semiconductor chip 2 in comparison with first position P1 and, as for first position P1 and second position P2, It is possible to position of equidistant it to be from semiconductor chip 2.

In addition, connecting with substrate 1 and metal fine line 8 is not something which is limited in 2 site, it is possible with joining point as on 3 reasons.

【0032】

In addition, with above-mentioned embodiment, you explained concerning example where metallization part 4 was formed on substrate 1 of insulating material, but it is possible to apply lead frame or other metal substrate as substrate.

In addition, it is possible to administer various design change in range of the item which is stated in Claims.

[Brief Explanation of the Drawing (s)]

[Figure 1]

It is a diagram side view of semiconductor device which relates to one embodiment of the this invention.

[Figure 2]

It is a schematic side view which shows production step of semiconductor device of Figure 1 in the process sequence.

[Figure 3]

It is a schematic side view which shows step which follows Figure 2 in the process sequence.

[Figure 4]

Being a diagram side view which shows connecting structure with conventional wire bonding method it is

[Figure 5]

It is a diagram side view which shows connecting structure with opposite wire bonding method.

[Figure 6]

It is a sectional view which with difference of bonding surface area displays the difference of propagation of bonding power in conceptual.

[Explanation of Symbols in Drawings]

1

substrate

2

semiconductor chip

20  
キャピラリ

3  
電極パッド

4  
配線部

5  
先端部

6  
途中部

7  
終端部

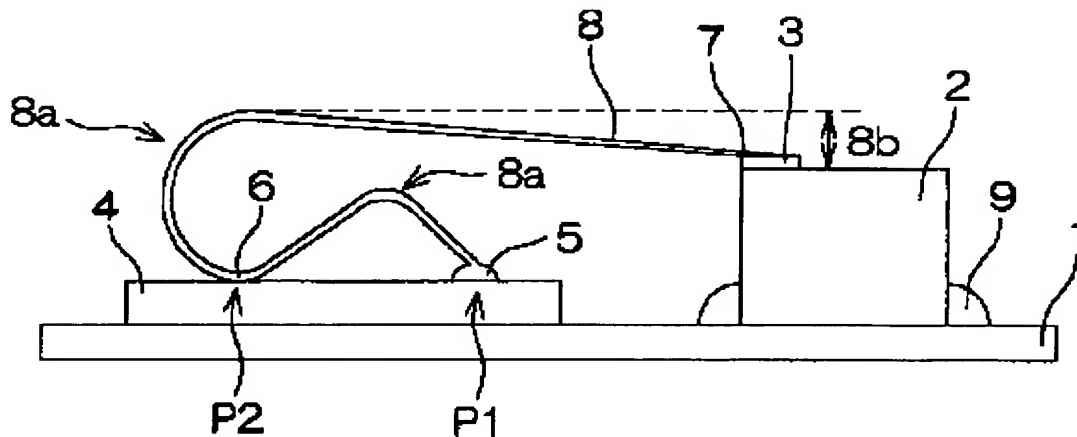
8  
金属細線

8a  
ワイヤループ

9  
接着剤

#### Drawings

【図1】

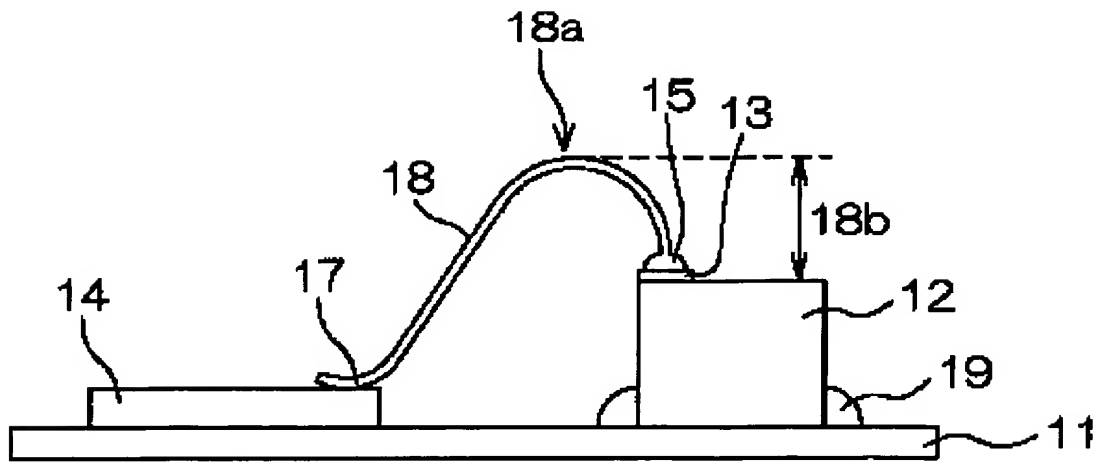


【図4】

[Figure 1]

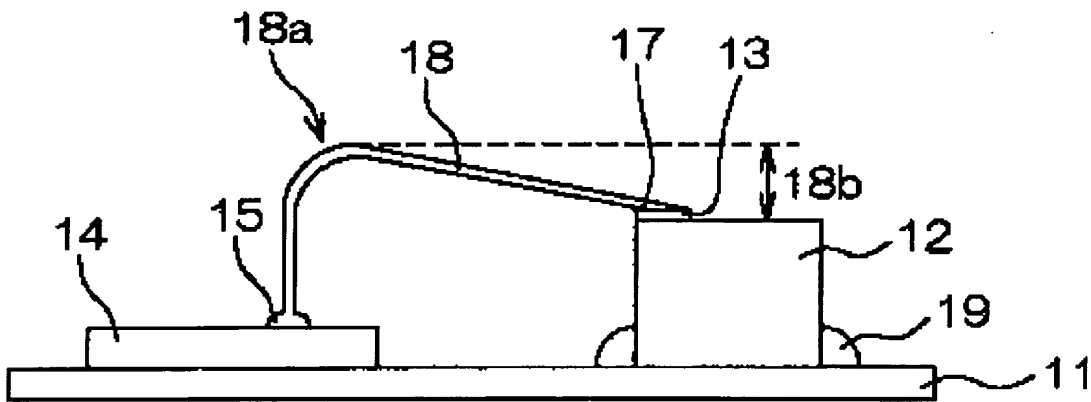
[Figure 4]





【図5】

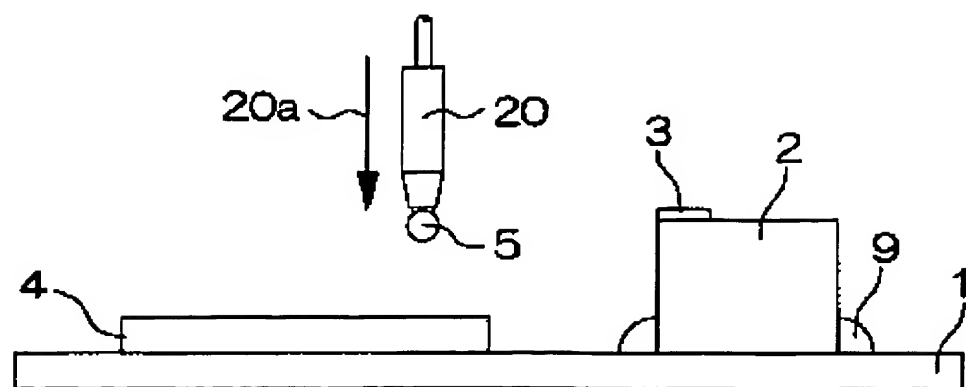
[Figure 5]



【図2】

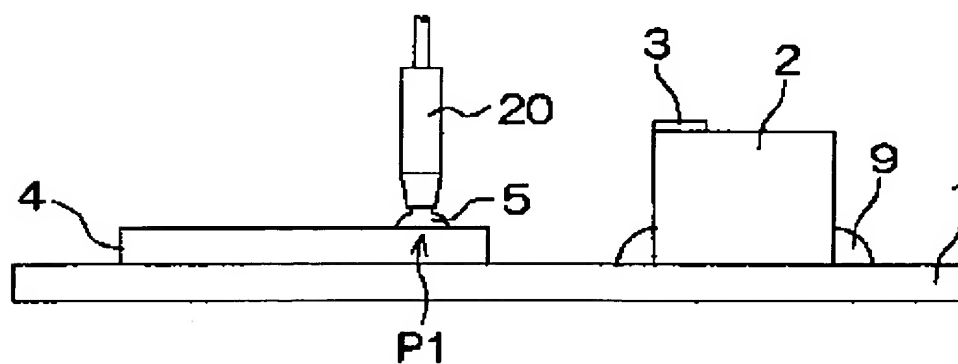
[Figure 2]

(a)

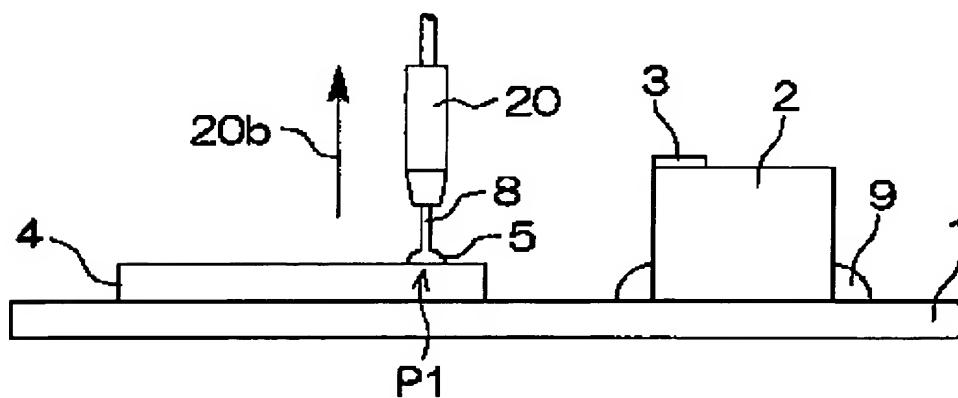


3-3-20

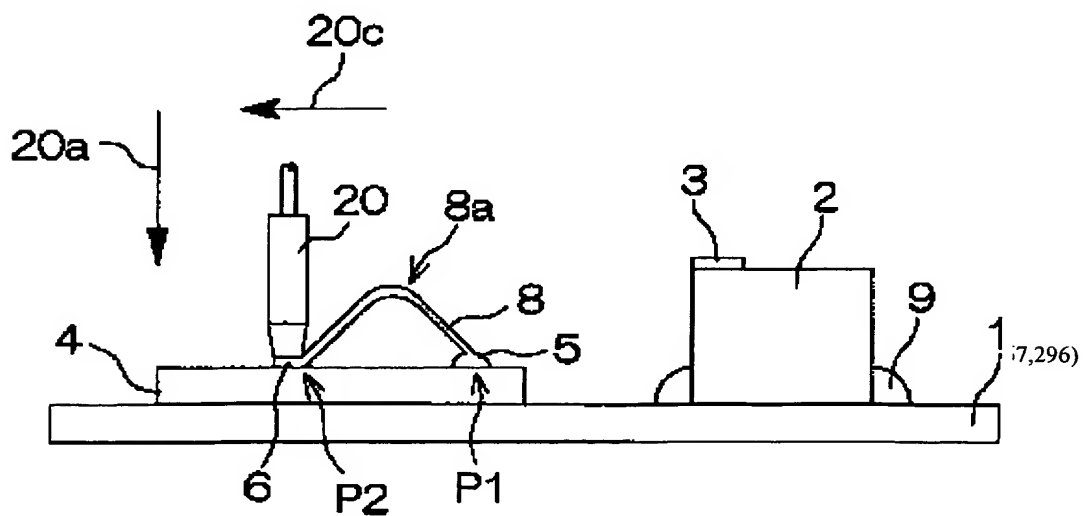
(b)



(c)



(d)

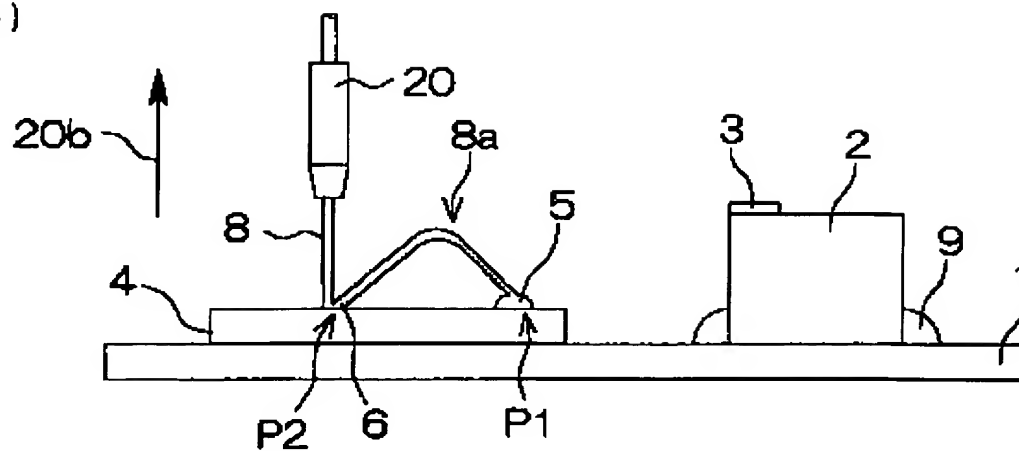


7,296

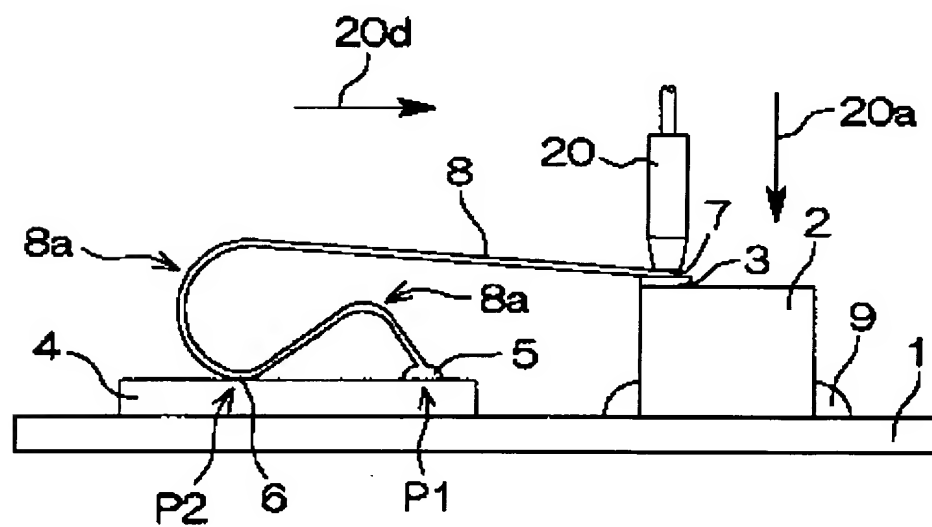
**【図3】**

**[Figure 3 ]**

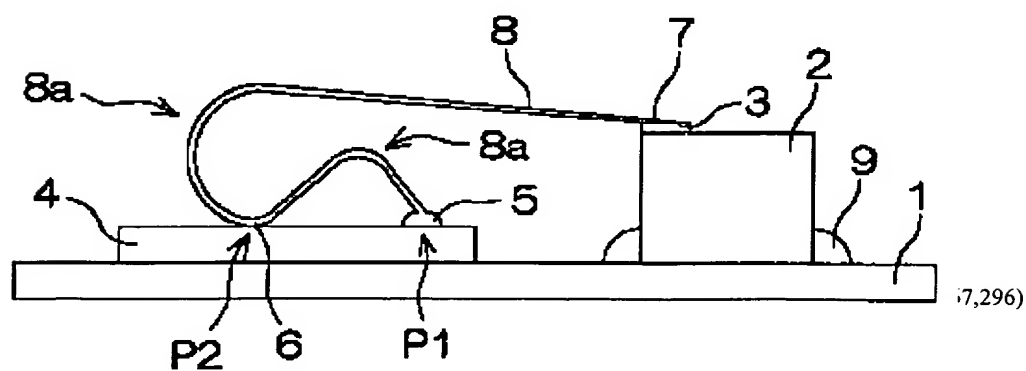
(e)



(f)



(g)



【図6】

[Figure 6]

